

PROGRAMOWANIE MIKROPROCESORA M6800

Tryby adresowania

- Podwójne
- Akumulatorów
- Rejestrowe
- Natychmiastowe
- Względne
- Indeksowe
- Bezpośrednie
- Bezpośrednie rozszerzone

Podwójne adresowanie

- 11 instrukcji wymaga adresowania dwóch operandów
- Jako pierwszy operand zawsze występuje akumulator A lub B
- Drugi operand jest wyspecyfikowany zgodnie z zasadami określonymi dla adresowania natychmiastowego, bezpośredniego, bezpośredniego rozszerzonego lub indeksowego

	(Dual Operand)								(Dual Operand)						
	ACCX	Immediate	Direct	Extended	Indexed	Inherent	Relative		ACCX	Immediate	Direct	Extended	Indexed	Inherent	
ABA	•	•	•	•	•	•	•	INC	•	•	•	•	•	•	
ADC	x	•	2	3	4	5	•	INS	•	•	•	•	•	•	
ADD	x	•	2	3	4	5	•	INX	•	•	•	•	•	•	
AND	x	•	2	3	4	5	•	JMP	•	•	•	•	•	•	
ASL	•	2	•	•	6	7	•	JSR	•	•	•	•	9	8	
ASR	•	2	•	•	6	7	•	LDA	x	•	2	3	4	5	
BCC	•	•	•	•	•	•	•	LDS	•	•	3	4	5	6	
BCS	•	•	•	•	•	•	•	LDX	•	•	3	4	5	6	
BEA	•	•	•	•	•	•	•	LSR	•	2	•	•	6	7	
BGE	•	•	•	•	•	•	•	NEG	•	2	•	•	6	7	
BGT	•	•	•	•	•	•	•	NOP	•	•	•	•	•	•	
BHI	•	•	•	•	•	•	•	ORA	x	•	2	3	4	5	
BIT	x	•	2	3	4	5	•	PSH	•	4	•	•	•	•	
BLE	•	•	•	•	•	•	•	PUL	•	4	•	•	•	•	
BLS	•	•	•	•	•	•	•	ROL	•	2	•	•	6	7	
BLT	•	•	•	•	•	•	•	ROR	•	2	•	•	6	7	
BMI	•	•	•	•	•	•	•	RTI	•	•	•	•	•	10	
BNE	•	•	•	•	•	•	•	RTS	•	•	•	•	•	5	
BPL	•	•	•	•	•	•	•	SBA	•	•	•	•	•	2	
BRA	•	•	•	•	•	•	•	SBC	x	•	2	3	4	5	
BSR	•	•	•	•	•	•	•	SEC	•	•	•	•	•	•	
BVC	•	•	•	•	•	•	•	SEI	•	•	•	•	•	•	
BVS	•	•	•	•	•	•	•	SEV	•	•	•	•	•	•	
CBA	•	•	•	•	•	•	•	STA	x	•	•	4	5	6	
CLC	•	•	•	•	•	•	•	STS	•	•	•	5	6	7	
CLI	•	•	•	•	•	•	•	STX	•	•	•	5	6	7	
CLR	•	2	•	•	6	7	•	SUB	x	•	2	3	4	5	
CLV	•	•	•	•	•	•	•	SWI	•	•	•	•	•	•	
CMP	x	•	2	3	4	5	•	TAB	•	•	•	•	•	•	
COM	•	2	•	•	6	7	•	TAP	•	•	•	•	•	•	
CPX	•	•	3	4	5	6	•	TBA	•	•	•	•	•	•	
DAA	•	•	•	•	•	•	•	TBA	•	•	•	•	•	•	
DEC	•	2	•	•	6	7	•	TPA	•	•	•	•	•	•	
DES	•	•	•	•	•	•	•	TST	•	2	•	•	6	7	
DEX	•	•	•	•	•	•	•	TSX	•	•	•	•	•	•	
EOR	x	•	2	3	4	5	•	TXS	•	•	•	•	•	•	
								WAI	•	•	•	•	•	•	

NOTE: Interrupt time is 12 cycles from the end of the instruction being executed, except following a WAI instruction. Then it is 4 cycles.

Tryby adresowania i czas wykonywania

Adresowanie akumulatora

- 13 instrukcji adresuje pojedynczy operand, może być on umieszczony w akumulatorze A lub B
- Dla tego typu adresowania kod maszynowy instrukcji jest jednobajtowy
- Dla instrukcji PUL i PSH jest to jedyny możliwy tryb adresowania

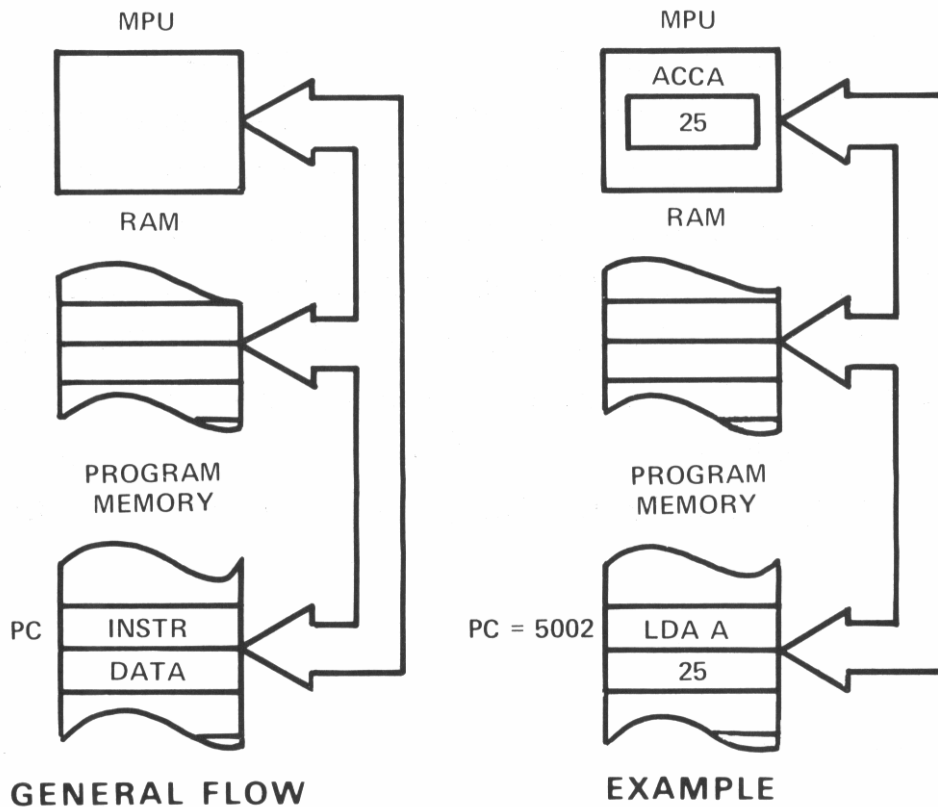
Adresowanie rejestrowe

- 25 instrukcji operuje na jednym lub kilku rejestrach procesora, w których znajdują się operandy lub zapisywane są wyniki
- Informacja o adresowaniu operandów jest zawarta w samej mnemonice rozkazu i w mnemonice rozkazu nie występuje pole operandu
- Dla tego typu adresowania kod maszynowy instrukcji jest jednobajtowy
- Istnieją instrukcje, które oprócz adresowania rejestrów wymagają dodatkowej informacji o operandzie, np. CPX, LDS, LDX, STS, STX

Adresowanie natychmiastowe

- Adresowanie natychmiastowe jest wyróżnione znakiem „#” poprzedzającym odpowiedni operand
- Pole operandu zawiera aktualną wartość, symbol lub wyrażenie algebraiczne:
 - *#numer*
 - *#symbol*
 - *#wyrażenie*
 - *#'C*
- W pierwszych trzech przypadkach asembler obliczy odpowiednią wartość, w ostatnim asembler przetworzy znak na odpowiednią liczbę w 7-bitowym kodzie ASCII (znaki od 20h do 5Fh)

- Asembler umieszcza w drugim bajcie kodu maszynowego (dla CPX, LDS, LDX w drugim i trzecim bajcie) odpowiednią liczbę w 8-bitowym kodzie dwójkowym



Przeptyw danych w adresowaniu natychmiastowym

Adresowanie względne

- Adresowanie względne jest realizowane zgodnie z zasadą, iż adres przeznaczenia jest w obszarze określonym wzorem:

$$(PC+2)-128 \leq D \leq (PC+2)+127$$

PC – adres pierwszego bajtu rozkazu rozgałęzienia

D – adres przeznaczenia rozkazu rozgałęzienia

- Jeżeli istnieje konieczność skoku poza obszar określony powyższym wzorem można to uzyskać rozkazami JMP lub JSR, które nie używają adresowania względnego
- Asembler tłumaczy rozkaz rozgałęzienia na dwa bajty kodu maszynowego, drugi zawiera adres względny
- Adres względny jest zapisany jako liczba 8-bitowa w kodzie uzupełnienia do dwóch
- Relacja pomiędzy adresem bezwzględnym jest opisana wzorem:

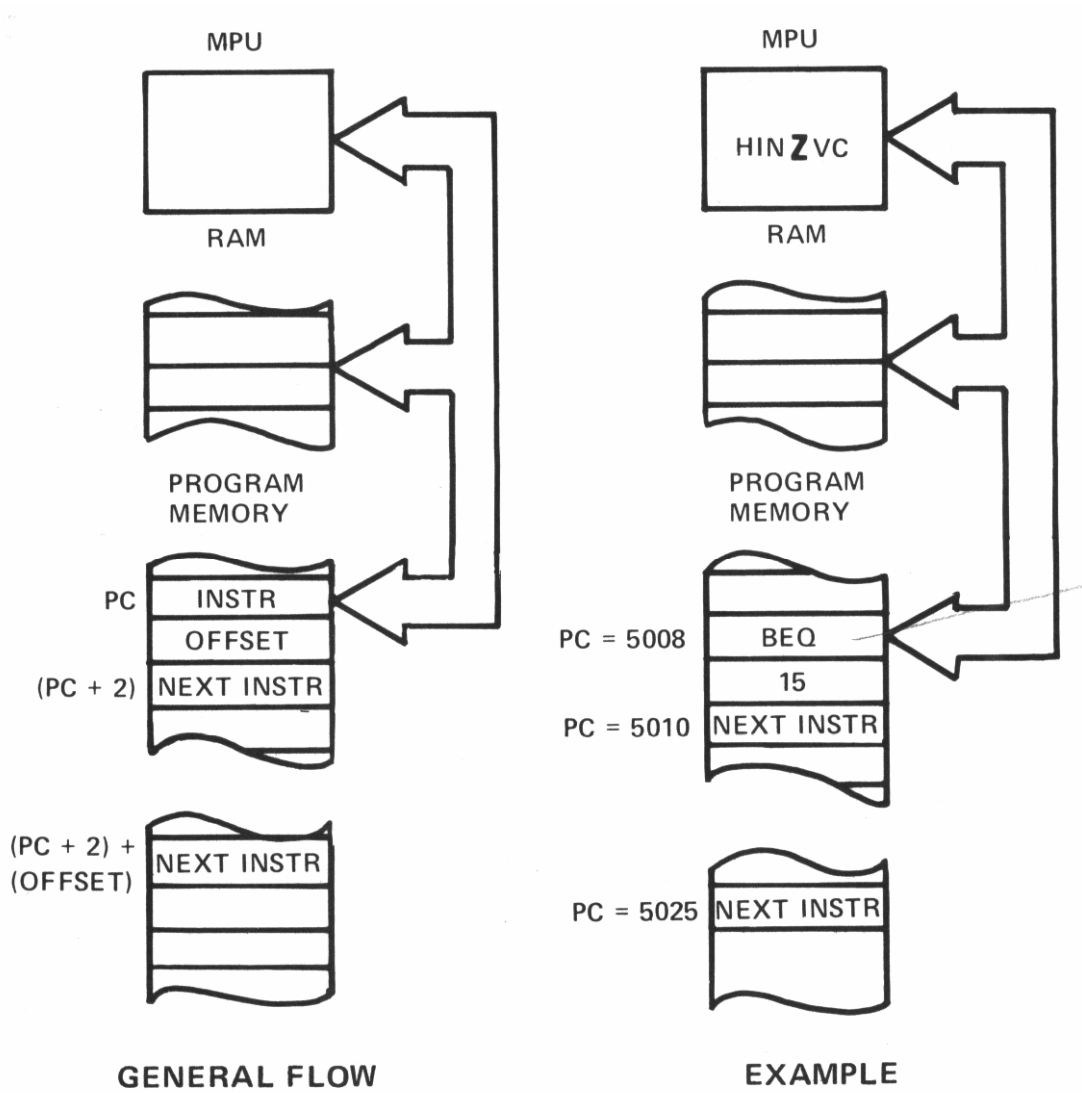
$$D = (PC + 2) + R$$

PC – adres pierwszego bajtu rozkazu rozgałęzienia

D – adres przeznaczenia rozkazu rozgałęzienia

R – 8-bitowa liczba w kodzie uzupełnienia do dwóch

- Adresowanie względne jest dostępne tylko w rozkazach rozgałęzienia (BRA) oraz rozgałęzienia do podprogramu (BSR)
- Instrukcje BRA i BSR nie używają innych trybów adresowania



Przepływ danych w adresowaniu względnym