

Mikroprocesory i systemy wbudowane

Dr inż. Robert Suszyński

System mikroprocesorowy z MPU Motorola 6800

Minimalny system mikroprocesorowy z M6800 można zbudować z czterech elementów LSI:

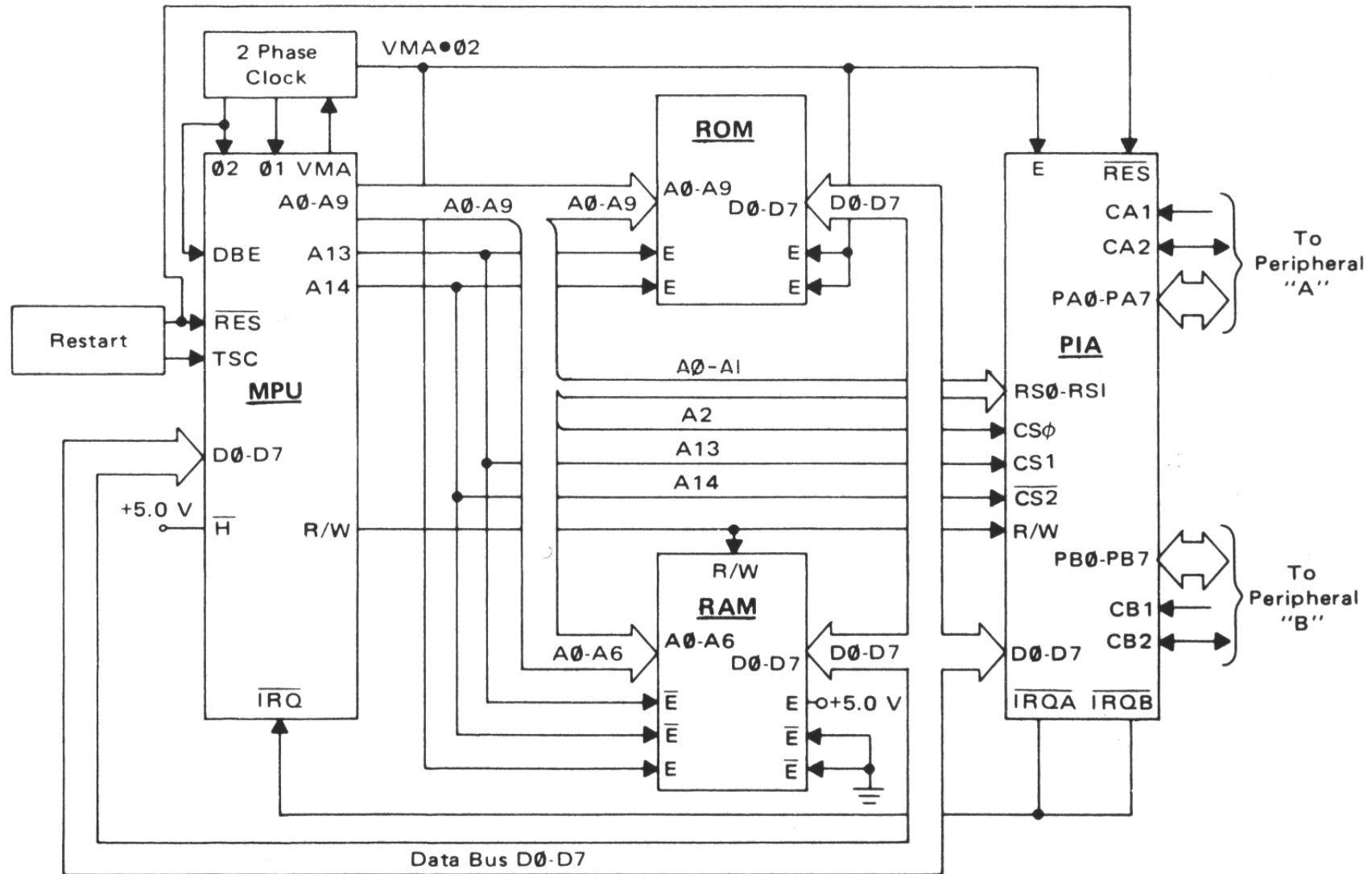
- MPU – Mikroprocesor M6800
- RAM – 128 x 8 Random Access Memory
- ROM – 1024 x 8 Read Only Memory
- PIA – Peripheral Interface Adapter

Wymienione elementy mogą być połączone bez dodatkowych elementów buforujących tworząc minimalny system funkcjonalny.

System może być rozbudowany o dodatkowe układy TTL, pod warunkiem nie przekroczenia maksymalnego obciążenia wyjść MPU.

Wyjścia M6800 można obciążyć jedną standardową bramką TTL i pojemnością 130 pF przy częstotliwości 1 MHz.

System mikroprocesorowy z MPU Motorola 6800



Dekoder adresów

	A15	A14	A13	A12	A11	A10	A9	A8	A7	A6	A5	A4	A3	A2	A1	A0	Adres (hex)	Wielkość (hex)	Wielkość (dec)
ROM	X	1	1	X	X	X	A9	A8	A7	A6	A5	A4	A3	A2	A1	A0			
END	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	FFFF		
START	1	1	1	1	1	1	0	0	0	0	0	0	0	0	0	0	FC00	400	1024
I/O	X	0	1	X	X	X	X	X	X	X	X	X	X	1	A1	A0			
END	0	0	1	0	0	0	0	0	0	0	0	0	0	1	1	1	2007		
START	0	0	1	0	0	0	0	0	0	0	0	0	0	1	0	0	2004	4	4
RAM	X	0	0	X	X	X	X	X	X	A6	A5	A4	A3	A2	A1	A0			
END	0	0	0	0	0	0	0	0	0	1	1	1	1	1	1	1	007F		
START	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0000	80	128

Charakterystyka mikroprocesora M6800

- Przetwarzanie 8-bitowe
- Dwukierunkowa, 8-bitowa szyna danych
- Jednokierunkowa, 16-bitowa szyna adresowa (64 kB adresowanej pamięci)
- 72 instrukcje (1, 2 i 3 bajtowe)
- Pięć trybów adresowania
 - rejestrowy
 - natychmiastowy
 - względny
 - indeksowy
 - bezpośredni i bezpośredni rozszerzony
- Wektor przerwań
- Rejestry wewnętrzne
 - A, B - dwa akumulatory (ściśle symetryczne funkcje)
 - X - rejestr indeksowy
 - PC - licznik programu
 - SP - wskaźnik stosu i zmiennej wielkości stos
 - CCR - rejestr stanu procesora
- Przerwania sprzętowe: IRQ (maskowalne) i DMI (niemaskowalne)
- Mechanizm DMA i wieloprocessorowości
- Częstotliwości zegara do 1 MHz
- Mechanizm pracy START/STOP oraz wykonywania pojedynczej instrukcji
- Obudowa 40-pin

MCM6830 – pamięć ROM

- Kompatybilna z rodziną M6800
- Technologia NMOS
- Organizacja 1024 słów 8-bitowych
- Pamięć statyczna, nie wymaga zegara i odświeżania
- Wyjście trójstanowe
- Cztery wejścia CS Chip Select (definiowane stany aktywne)
- Pojedyncze zasilanie +5 V
- Kompatybilna z TTL i DTL
- Maksymalny czas dostępu 575 ns

MCM6810 – statyczna pamięć RAM

- Kompatybilna z rodziną M6800
- Technologia NMOS
- Organizacja 128 słów 8-bitowych
- Pamięć statyczna, nie wymaga zegara i odświeżania
- Dwukierunkowe, trójstanowe, wejście / wyjście danych
- Sześć wejść CS Chip Select (cztery aktywne 0, dwa aktywne 1)
- Pojedyncze zasilanie +5 V
- Kompatybilna z TTL i DTL
- Maksymalny czas dostępu 1,0 us dla MCM6810L,
575 ns dla MCM6810L-1

MC6820 – port równoległy PIA

- Przeznaczony do współpracy z M6800
- Dwukierunkowa, 8-bitowa szyna danych do komunikacji z MPU
- Dwa, dwukierunkowe, 8-bitowe porty do komunikacji z urządzeniami zewnętrznymi
- Dwa programowane rejestry kontrolne
- Dwa programowane rejestry sterujące
- Cztery niezależne linie wejść przerwań, dwie mogą być wykorzystane jako wyjściowe linie sterujące
- Układ kontroli operacji wejścia / wyjścia
- Wysoko impedancyjne, trójstanowe, kompatybilne z CMOS linie portów wejścia / wyjścia
- Mechanizm programowej kontroli oraz maskowania przerwań
- Trzy wejścia CS Chip Select (dwa aktywne 1, jedno aktywne 0)
- Pojedyncze zasilanie +5 V

Model programowy M6800

Rejestry wewnętrzne mikroprocesora:

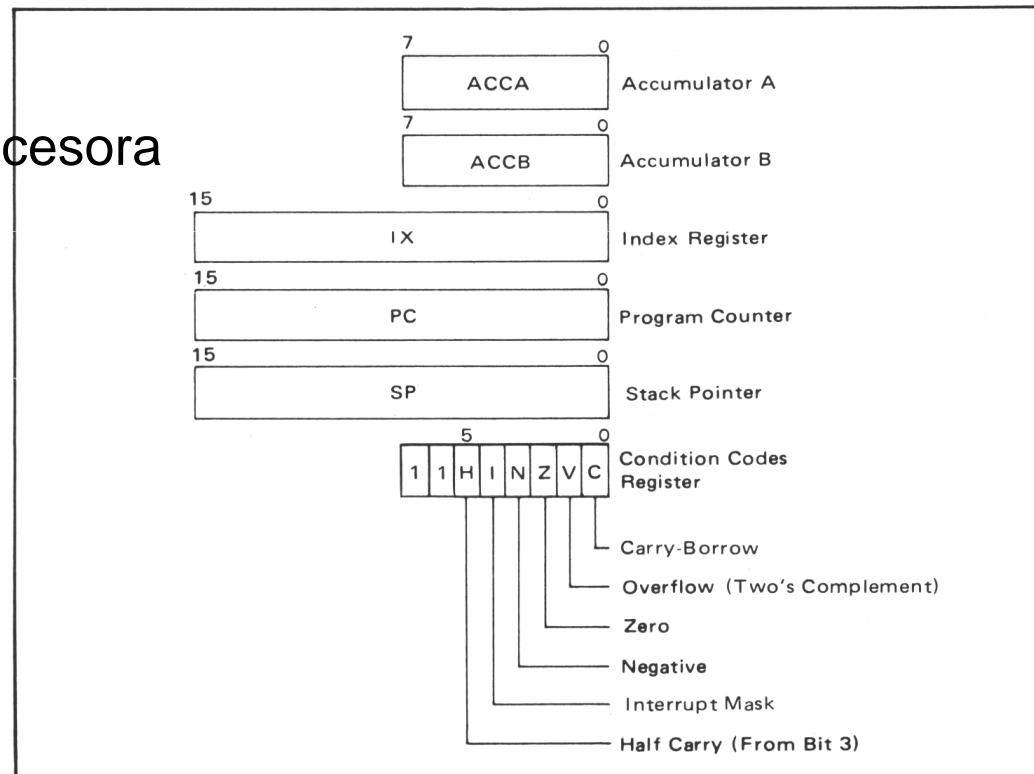
A, B - dwa akumulatory (ściśle symetryczne funkcje)

X - rejestr indeksowy

PC - licznik programu

SP - wskaźnik stosu

CCR - rejestr stanu procesora

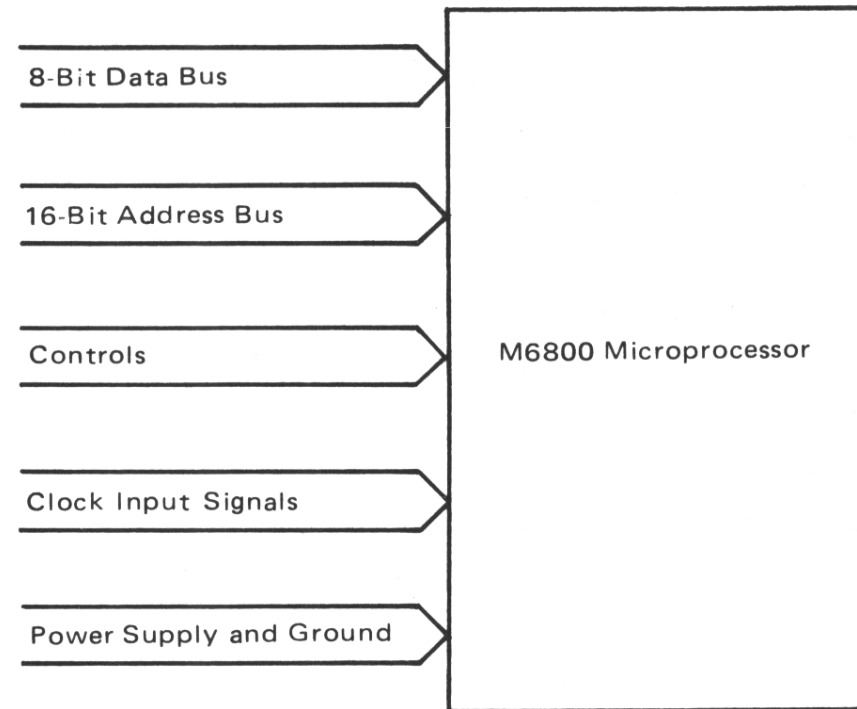


Schemat logiczny M6800

Sygnaly zewnętrzne M6800

Wejścia i wyjścia MPU są podzielone na pięć grup:

1. 8-bit szyna danych
2. 16-bit szyna adresowa
3. Szyna sterująca
4. Zegarowe sygnały wejściowe
5. Zasilanie i masa



Wejścia i wyjścia M6800

Sygnały sterujące

- Reset – start programu od początku
- Halt – zatrzymanie procesora
- NMI – Non-Maskable Interrupt, przerwanie niemaskowalne
- IRQ – Interrupt Request, żądanie obsługi
- R/W – Read / Write, odczyt / zapis
- DBE – Data Bus Enable, dostęp do szyny danych
- VMA – Valid Memory Address, ważny adres pamięci
- TSC – Three-State Control, szyna trójstanowa

Rozbudowany sterownik mikroprocesorowy z M6800

Asynchronous Communications Interface Adapter

- Ustawiana 8 lub 9-bitowa transmisja szeregową
- Ustawianie bitu parzystości lub nieparzystości
- Ustawianie kontroli parzystości
- Ustawiany jeden lub dwa bity stopu
- Kontrola nadawania, odbioru, przerwań
- Programowany rejestr kontrolny
- Ustawiany /1, /16, /64 tryb zegara
- Prędkość transmisji do 500 kbs
- Detekcja błędnych bitów startu
- Podwójne buforowanie
- Możliwość współpracy z urządzeniami zewnętrznymi lub z modemem

System mikroprocesorowy z MPU Motorola 6800

