

# Programowanie mikroprocesora M6800

Dr inż. Robert Suszyński

## Kod maszynowy

- Lista rozkazów M6800 zawiera 72 jedno, dwu i trzybajtowe instrukcje
- Liczba bajtów zależy od poszczególnego rozkazu oraz trybu adresowania
- Kod pierwszego (lub jedyne) bajtu rozkazu identyfikuje instrukcję i jej tryb adresowania
- Jeżeli rozkaz składa się z dwóch lub trzech bajtów to drugi i trzeci bajt zawierają operand, adres lub informację o adresie komórki wykorzystywanym podczas wykonywania instrukcji

# Zapis heksadecymalny rozkazów kodu maszynowego M6800

|    |     |   |     |  |  |    |     |   |     |  |  |    |     |   |     |    |     |   |     |
|----|-----|---|-----|--|--|----|-----|---|-----|--|--|----|-----|---|-----|----|-----|---|-----|
| 00 | *   |   |     |  |  | 40 | NEG | A |     |  |  | 80 | SUB | A | IMM | C0 | SUB | B | IMM |
| 01 | NOP |   |     |  |  | 41 | *   |   |     |  |  | 81 | CMP | A | IMM | C1 | CMP | B | IMM |
| 02 | *   |   |     |  |  | 42 | *   |   |     |  |  | 82 | SBC | A | IMM | C2 | SBC | B | IMM |
| 03 | *   |   |     |  |  | 43 | COM | A |     |  |  | 83 | *   |   |     | C3 | *   |   |     |
| 04 | *   |   |     |  |  | 44 | LSR | A |     |  |  | 84 | AND | A | IMM | C4 | AND | B | IMM |
| 05 | *   |   |     |  |  | 45 | *   |   |     |  |  | 85 | BIT | A | IMM | C5 | BIT | B | IMM |
| 06 | TAP |   |     |  |  | 46 | ROR | A |     |  |  | 86 | LDA | A | IMM | C6 | LDA | B | IMM |
| 07 | TPA |   |     |  |  | 47 | ASR | A |     |  |  | 87 | *   |   |     | C7 | *   |   |     |
| 08 | INX |   |     |  |  | 48 | ASL | A |     |  |  | 88 | EOR | A | IMM | C8 | EOR | B | IMM |
| 09 | DEX |   |     |  |  | 49 | ROL | A |     |  |  | 89 | ADC | A | IMM | C9 | ADC | B | IMM |
| 0A | CLV |   |     |  |  | 4A | DEC | A |     |  |  | 8A | ORA | A | IMM | CA | ORA | B | IMM |
| 0B | SEV |   |     |  |  | 4B | *   |   |     |  |  | 8B | ADD | A | IMM | CB | ADD | B | IMM |
| 0C | CLC |   |     |  |  | 4C | INC | A |     |  |  | 8C | CPX | A | IMM | CC | *   |   |     |
| 0D | SEC |   |     |  |  | 4D | TST | A |     |  |  | 8D | BSR |   | REL | CD | *   |   |     |
| 0E | CLI |   |     |  |  | 4E | *   |   |     |  |  | 8E | LDS |   | IMM | CE | LDX |   | IMM |
| 0F | SEI |   |     |  |  | 4F | CLR | A |     |  |  | 8F | *   |   |     | CF | *   |   |     |
| 10 | SBA |   |     |  |  | 50 | NEG | B |     |  |  | 90 | SUB | A | DIR | D0 | SUB | B | DIR |
| 11 | CBA |   |     |  |  | 51 | *   |   |     |  |  | 91 | CMP | A | DIR | D1 | CMP | B | DIR |
| 12 | *   |   |     |  |  | 52 | *   |   |     |  |  | 92 | SBC | A | DIR | D2 | SBC | B | DIR |
| 13 | *   |   |     |  |  | 53 | COM | B |     |  |  | 93 | *   |   |     | D3 | *   |   |     |
| 14 | *   |   |     |  |  | 54 | LSR | B |     |  |  | 94 | AND | A | DIR | D4 | AND | B | DIR |
| 15 | *   |   |     |  |  | 55 | *   |   |     |  |  | 95 | BIT | A | DIR | D5 | BIT | B | DIR |
| 16 | TAB |   |     |  |  | 56 | ROR | B |     |  |  | 96 | LDA | A | DIR | D6 | LDA | B | DIR |
| 17 | TBA |   |     |  |  | 57 | ASR | B |     |  |  | 97 | STA | A | DIR | D7 | STA | B | DIR |
| 18 | *   |   |     |  |  | 58 | ASL | B |     |  |  | 98 | EOR | A | DIR | D8 | EOR | B | DIR |
| 19 | DAA |   |     |  |  | 59 | ROL | B |     |  |  | 99 | ADC | A | DIR | D9 | ADC | B | DIR |
| 1A | *   |   |     |  |  | 5A | DEC | B |     |  |  | 9A | ORA | A | DIR | DA | ORA | B | DIR |
| 1B | ABA |   |     |  |  | 5B | *   |   |     |  |  | 9B | ADD | A | DIR | DB | ADD | B | DIR |
| 1C | *   |   |     |  |  | 5C | INC | B |     |  |  | 9C | CPX |   | DIR | DC | *   |   |     |
| 1D | *   |   |     |  |  | 5D | TST | B |     |  |  | 9D | *   |   |     | DD | *   |   |     |
| 1E | *   |   |     |  |  | 5E | *   |   |     |  |  | 9E | LDS |   | DIR | DE | LDX |   | DIR |
| 1F | *   |   |     |  |  | 5F | CLR | B |     |  |  | 9F | STS |   | DIR | DF | STX |   | DIR |
| 20 | BRA |   | REL |  |  | 60 | NEG |   | IND |  |  | A0 | SUB | A | IND | E0 | SUB | B | IND |
| 21 | *   |   |     |  |  | 61 | *   |   |     |  |  | A1 | CMP | A | IND | E1 | CMP | B | IND |
| 22 | BHI |   | REL |  |  | 62 | *   |   |     |  |  | A2 | SBC | A | IND | E2 | SBC | B | IND |
| 23 | BLS |   | REL |  |  | 63 | COM |   | IND |  |  | A3 | *   |   |     | E3 | *   |   |     |
| 24 | BCC |   | REL |  |  | 64 | LSR |   | IND |  |  | A4 | AND | A | IND | E4 | AND | B | IND |
| 25 | BCS |   | REL |  |  | 65 | *   |   |     |  |  | A5 | BIT | A | IND | E5 | BIT | B | IND |
| 26 | BNE |   | REL |  |  | 66 | ROR |   | IND |  |  | A6 | LDA | A | IND | E6 | LDA | B | IND |
| 27 | BEQ |   | REL |  |  | 67 | ASR |   | IND |  |  | A7 | STA | A | IND | E7 | STA | B | IND |
| 28 | BVC |   | REL |  |  | 68 | ASL |   | IND |  |  | A8 | EOR | A | IND | E8 | EOR | B | IND |
| 29 | BVS |   | REL |  |  | 69 | ROL |   | IND |  |  | A9 | ADC | A | IND | E9 | ADC | B | IND |
| 2A | BPL |   | REL |  |  | 6A | DEC |   | IND |  |  | AA | ORA | A | IND | EA | ORA | B | IND |
| 2B | BMI |   | REL |  |  | 6B | *   |   |     |  |  | AB | ADD | A | IND | EB | ADD | B | IND |
| 2C | BGE |   | REL |  |  | 6C | INC |   | IND |  |  | AC | CPX |   | IND | EC | *   |   |     |
| 2D | BLT |   | REL |  |  | 6D | TST |   | IND |  |  | AD | JSR |   | IND | ED | *   |   |     |
| 2E | BGT |   | REL |  |  | 6E | JMP |   | IND |  |  | AE | LDS |   | IND | EE | LDX |   | IND |
| 2F | BLE |   | REL |  |  | 6F | CLR |   | IND |  |  | AF | STS |   | IND | EF | STX |   | IND |
| 30 | TSX |   |     |  |  | 70 | NEG |   | EXT |  |  | B0 | SUB | A | EXT | F0 | SUB | B | EXT |
| 31 | INS |   |     |  |  | 71 | *   |   |     |  |  | B1 | CMP | A | EXT | F1 | CMP | B | EXT |
| 32 | PUL | A |     |  |  | 72 | *   |   |     |  |  | B2 | SBC | A | EXT | F2 | SBC | B | EXT |
| 33 | PUL | B |     |  |  | 73 | COM |   | EXT |  |  | B3 | *   |   |     | F3 | *   |   |     |
| 34 | DES |   |     |  |  | 74 | LSR |   | EXT |  |  | B4 | AND | A | EXT | F4 | AND | B | EXT |
| 35 | TXS |   |     |  |  | 75 | *   |   |     |  |  | B5 | BIT | A | EXT | F5 | BIT | B | EXT |
| 36 | PSH |   |     |  |  | 76 | ROR |   | EXT |  |  | B6 | LDA | A | EXT | F6 | LDA | B | EXT |
| 37 | PSH | A |     |  |  | 77 | ASR |   | EXT |  |  | B7 | STA | A | EXT | F7 | STA | B | EXT |
| 38 | *   | B |     |  |  | 78 | ASL |   | EXT |  |  | B8 | EOR | A | EXT | F8 | ADC | B | EXT |
| 39 | RTS |   |     |  |  | 79 | ROL |   | EXT |  |  | B9 | ADC | A | EXT | F9 | ADC | B | EXT |
| 3A | *   |   |     |  |  | 7A | DEC |   | EXT |  |  | BA | ORA | A | EXT | FA | ORA | B | EXT |
| 3B | RTI |   |     |  |  | 7B | *   |   |     |  |  | BB | ADD | A | EXT | FB | ADD | B | EXT |
| 3C | *   |   |     |  |  | 7C | INC |   | EXT |  |  | BC | CPX |   | EXT | FC | *   |   |     |
| 3D | *   |   |     |  |  | 7D | TST |   | EXT |  |  | BD | JSR |   | EXT | FD | *   |   |     |
| 3E | WAI |   |     |  |  | 7E | JMP |   | EXT |  |  | BE | LDS |   | EXT | FE | LDX |   | EXT |
| 3F | SWI |   |     |  |  | 7F | CLR |   | EXT |  |  | BF | STS |   | EXT | FF | STX |   | EXT |

Notes: 1. Addressing Modes: A = Accumulator A IMM = Immediate  
B = Accumulator B DIR = Direct  
REL = Relative  
IND = Indexed  
2. Unassigned code indicated by "".

## Tryby adresowania

- Podwójne
- Akumulatorów
- Rejestrowe
- Natychmiastowe
- Względne
- Indeksowe
- Bezpośrednie
- Bezpośrednie rozszerzone

# Tryby adresowania i czas wykonania rozkazu

|     | (Dual Operand) | ACCX | Immediate | Direct | Extended | Indexed | Inherent | Relative |     | (Dual Operand) | ACCX | Immediate | Direct | Extended | Indexed | Inherent |
|-----|----------------|------|-----------|--------|----------|---------|----------|----------|-----|----------------|------|-----------|--------|----------|---------|----------|
| ABA |                | •    | •         | •      | •        | •       | 2        | •        | INC | 2              | •    | •         | •      | 6        | 7       | •        |
| ADC | x              | •    | 2         | 3      | 4        | 5       | •        | •        | INS | •              | •    | •         | •      | •        | •       | 4        |
| ADD | x              | •    | 2         | 3      | 4        | 5       | •        | •        | INX | •              | •    | •         | •      | •        | •       | 4        |
| AND | x              | •    | 2         | 3      | 4        | 5       | •        | •        | JMP | •              | •    | •         | 3      | 4        | •       | •        |
| ASL |                | 2    | •         | •      | 6        | 7       | •        | •        | JSR | •              | •    | •         | 9      | 8        | •       | •        |
| ASR |                | 2    | •         | •      | 6        | 7       | •        | •        | LDA | x              | •    | 2         | 3      | 4        | 5       | •        |
| BCC |                | •    | •         | •      | •        | •       | •        | 4        | LDS | •              | •    | 3         | 4      | 5        | 6       | •        |
| BCS |                | •    | •         | •      | •        | •       | •        | 4        | LDX | •              | •    | 3         | 4      | 5        | 6       | •        |
| BEA |                | •    | •         | •      | •        | •       | •        | 4        | LSR | 2              | •    | •         | 6      | 7        | •       | •        |
| BGE |                | •    | •         | •      | •        | •       | •        | 4        | NEG | 2              | •    | •         | 6      | 7        | •       | •        |
| BGT |                | •    | •         | •      | •        | •       | •        | 4        | NOP | •              | •    | •         | •      | •        | •       | 2        |
| BHI |                | •    | •         | •      | •        | •       | •        | 4        | ORA | x              | •    | 2         | 3      | 4        | 5       | •        |
| BIT | x              | •    | 2         | 3      | 4        | 5       | •        | •        | PSH | •              | 4    | •         | •      | •        | •       | •        |
| BLE |                | •    | •         | •      | •        | •       | •        | 4        | PUL | •              | 4    | •         | •      | •        | •       | •        |
| BLS |                | •    | •         | •      | •        | •       | •        | 4        | ROL | 2              | •    | •         | 6      | 7        | •       | •        |
| BLT |                | •    | •         | •      | •        | •       | •        | 4        | ROR | 2              | •    | •         | 6      | 7        | •       | •        |
| BMI |                | •    | •         | •      | •        | •       | •        | 4        | RTI | •              | •    | •         | •      | •        | •       | 10       |
| BNE |                | •    | •         | •      | •        | •       | •        | 4        | RTS | •              | •    | •         | •      | •        | •       | 5        |
| BPL |                | •    | •         | •      | •        | •       | •        | 4        | SBA | •              | •    | •         | •      | •        | •       | 2        |
| BRA |                | •    | •         | •      | •        | •       | •        | 4        | SBC | x              | •    | 2         | 3      | 4        | 5       | •        |
| BSR |                | •    | •         | •      | •        | •       | •        | 8        | SEC | •              | •    | •         | •      | •        | •       | 2        |
| BVC |                | •    | •         | •      | •        | •       | •        | 4        | SEI | •              | •    | •         | •      | •        | •       | 2        |
| BVS |                | •    | •         | •      | •        | •       | •        | 4        | SEV | •              | •    | •         | •      | •        | •       | 2        |
| CBA |                | •    | •         | •      | •        | •       | 2        | •        | STA | x              | •    | •         | 4      | 5        | 6       | •        |
| CLC |                | •    | •         | •      | •        | •       | 2        | •        | STS | •              | •    | •         | 5      | 6        | 7       | •        |
| CLI |                | •    | •         | •      | •        | •       | 2        | •        | STX | •              | •    | •         | 5      | 6        | 7       | •        |
| CLR |                | 2    | •         | •      | 6        | 7       | •        | •        | SUB | x              | •    | 2         | 3      | 4        | 5       | •        |
| CLV |                | •    | •         | •      | •        | •       | 2        | •        | SWI | •              | •    | •         | •      | •        | •       | 12       |
| CMP | x              | •    | 2         | 3      | 4        | 5       | •        | •        | TAB | •              | •    | •         | •      | •        | •       | 2        |
| COM |                | 2    | •         | •      | 6        | 7       | •        | •        | TAP | •              | •    | •         | •      | •        | •       | 2        |
| CPX |                | •    | 3         | 4      | 5        | 6       | •        | •        | TBA | •              | •    | •         | •      | •        | •       | 2        |
| DAA |                | •    | •         | •      | •        | •       | 2        | •        | TPA | •              | •    | •         | •      | •        | •       | 2        |
| DEC |                | 2    | •         | •      | 6        | 7       | •        | •        | TST | 2              | •    | •         | 6      | 7        | •       | •        |
| DES |                | •    | •         | •      | •        | •       | 4        | •        | TSX | •              | •    | •         | •      | •        | •       | 4        |
| DEX |                | •    | •         | •      | •        | •       | 4        | •        | TXS | •              | •    | •         | •      | •        | •       | 4        |
| EOR | x              | •    | 2         | 3      | 4        | 5       | •        | •        | WAI | •              | •    | •         | •      | •        | •       | 9        |

NOTE: Interrupt time is 12 cycles from the end of the instruction being executed, except following a WAI instruction. Then it is 4 cycles.

## Adresowanie podwójne

- 11 instrukcji wymaga adresowania dwóch operandów
- Jako pierwszy operand zawsze występuje akumulator A lub B
- Drugi operand jest wyspecyfikowany zgodnie z zasadami określonymi dla adresowania natychmiastowego, bezpośredniego, bezpośredniego rozszerzonego lub indeksowego

## Adresowanie akumulatorów

- 13 instrukcji adresuje pojedynczy operand, może być on umieszczony w akumulatorze A lub B
- Dla tego typu adresowania kod maszynowy instrukcji jest jednobajtowy
- Dla instrukcji PUL i PSH jest to jedyny możliwy tryb adresowania

## Adresowanie rejestrowe

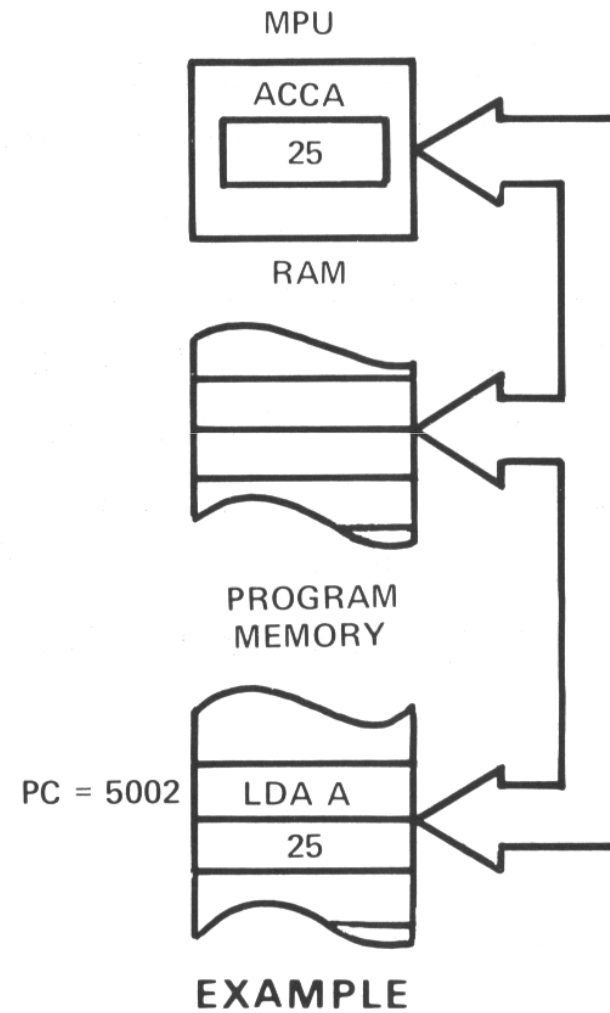
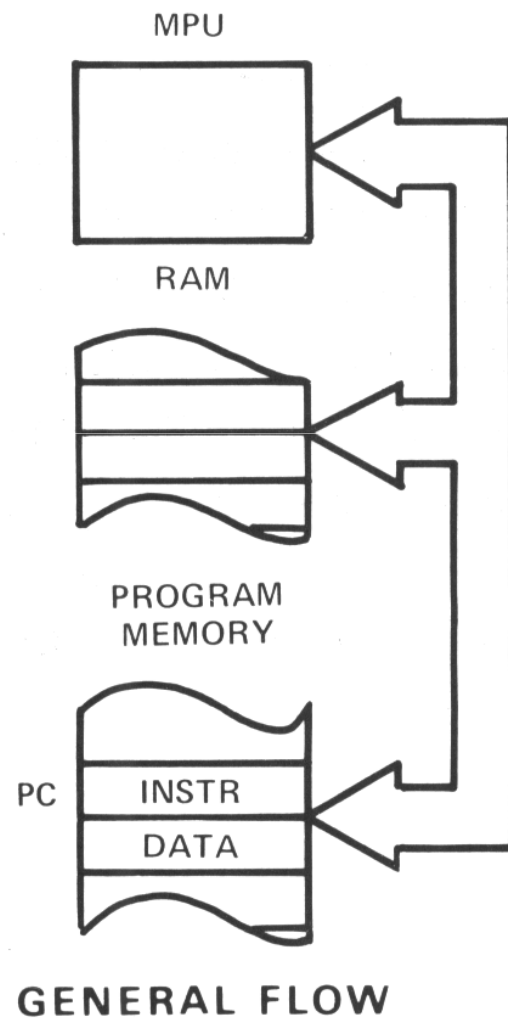
- 25 instrukcji operuje na jednym lub kilku rejestrach procesora, w których znajdują się operandy lub zapisywane są wyniki
- Informacja o adresowaniu operandów jest zawarta w samej mnemonice rozkazu i w mnemonice rozkazu nie występuje pole operandu
- Dla tego typu adresowania kod maszynowy instrukcji jest jednobajtowy
- Istnieją instrukcje, które oprócz adresowania rejestrów wymagają dodatkowej informacji o operandzie, np. CPX, LDS, LDX, STS, STX



# Adresowanie natychmiastowe

- Adresowanie natychmiastowe jest wyróżnione znakiem „#” poprzedzającym odpowiedni operand
- Pole operandu zawiera aktualną wartość, symbol lub wyrażenie algebraiczne:
  - #numer
  - #symbol
  - #wyrażenie
  - #'C
- W pierwszych trzech przypadkach assembler obliczy odpowiednią wartość, w ostatnim assembler przetworzy znak na odpowiednią liczbę w 7-bitowym kodzie ASCII (znaki od 20h do 5Fh)
- Assembler umieszcza w drugim bajcie kodu maszynowego (dla CPX, LDS, LDX w drugim i trzecim bajcie) odpowiednią liczbę w 8-bitowym kodzie dwójkowym

# Przepływ danych w adresowaniu natychmiastowym



## Adresowanie względne

- Adresowanie względne jest realizowane zgodnie z zasadą, iż adres przeznaczenia jest w obszarze określonym wzorem:
$$(PC+2)-128 \leq D \leq (PC+2)+127$$

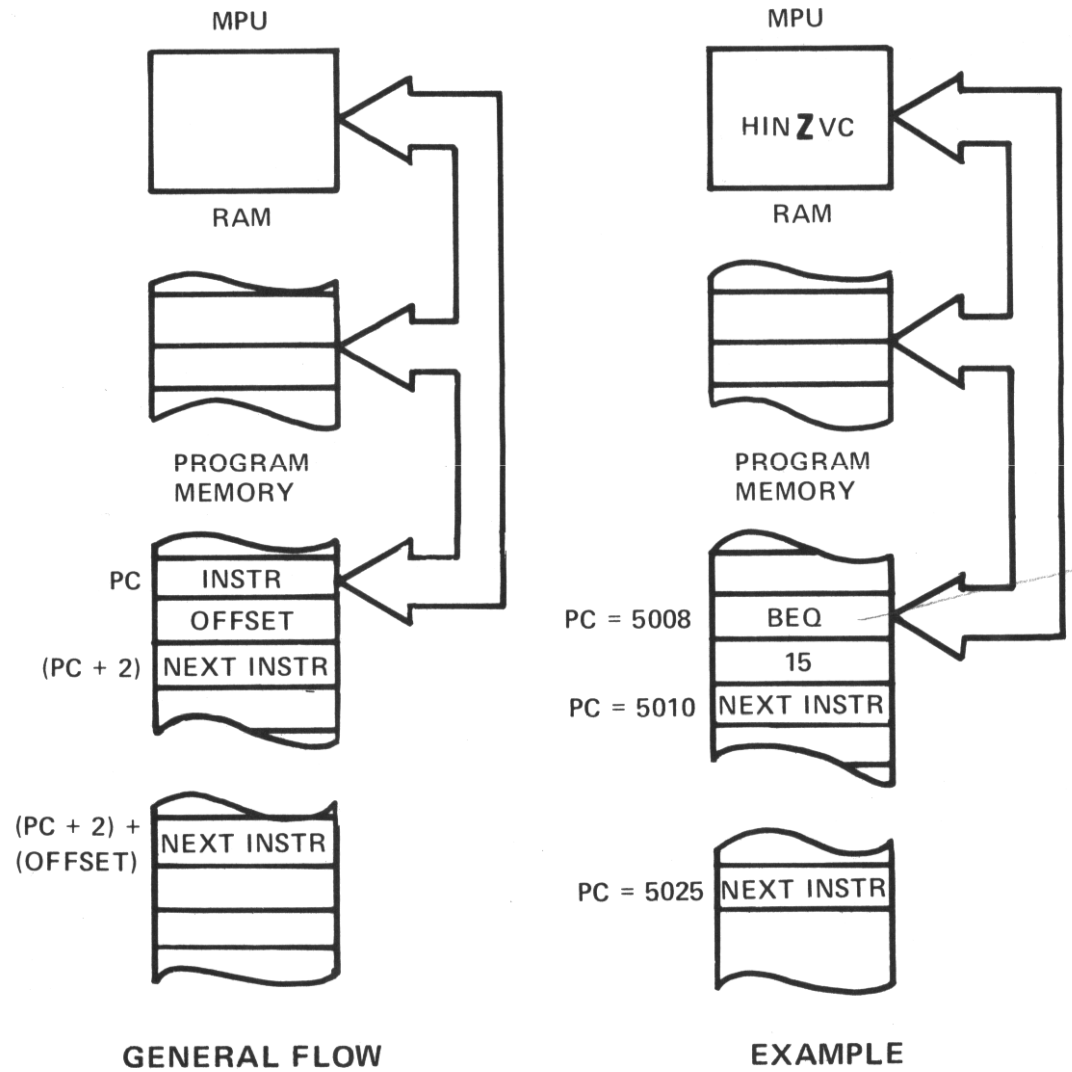
PC – adres pierwszego bajtu rozkazu rozgałęzienia  
D – adres przeznaczenia rozkazu rozgałęzienia
- Jeżeli istnieje konieczność skoku poza obszar określony powyższym wzorem można to uzyskać rozkazami JMP lub JSR, które nie używają adresowania względnego
- Asembler tłumaczy rozkaz rozgałęzienia na dwa bajty kodu maszynowego, drugi zawiera adres względny
- Adres względny jest zapisany jako liczba 8-bitowa w kodzie uzupełnienia do dwóch

## Adresowanie względne

- Relacja pomiędzy adresem bezwzględnym jest opisana wzorem:  
$$D = (PC + 2) + R$$

PC – adres pierwszego bajtu rozkazu rozgałęzienia  
D – adres przeznaczenia rozkazu rozgałęzienia  
R – 8-bitowa liczba w kodzie uzupełnienia do dwóch
- Adresowanie względne jest dostępne tylko w rozkazach rozgałęzienia (BRA) oraz rozgałęzienia do podprogramu (BSR)
- Instrukcje BRA i BSR nie używają innych trybów adresowania

# Przepływ danych w adresowaniu względnym



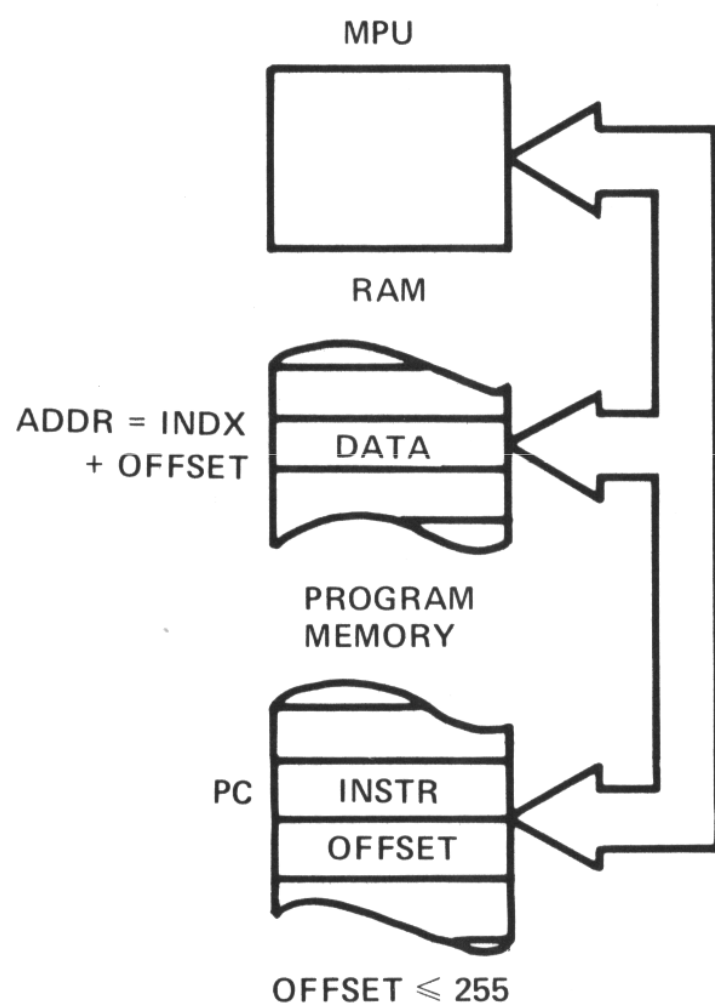
## Adresowanie indeksowe

- W adresowaniu indeksowym adres argumentu jest zmienny, zależny od aktualnej wartości rejestru indeksowego
- Bieżący adres jest obliczany w trakcie wykonywania programu i nie jest określany przez assembler w trakcie asemlacji programu
- Pole operandu instrukcji zawiera liczbę, która w trakcie wykonywania programu dodawana jest do wartości rejestru indeksowego definiując 16-bitowy adres przeznaczenia
- Pole operandu może również zawierać symbol lub wyrażenie, które assembler w czasie asemlacji oblicza i dodaje do wartości rejestru indeksowego
- W adresowaniu indeksowym argument do obliczenia adresu może być zapisana w jednym z formatów:
  - X lub 0,X
  - ,X
  - Liczba, X
  - Symbol, X
  - Wyrażenie, X

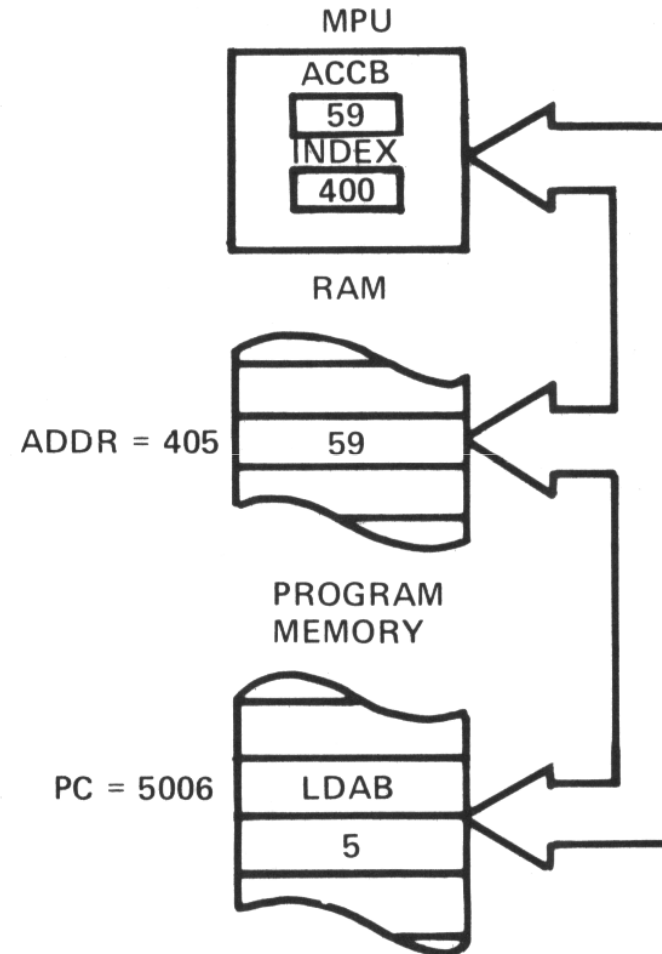
## Adresowanie indeksowe

- Znak X wskazuje asemblerowi indeksowy tryb adresowania
- Jeżeli używany jest pojedynczy znak X to operand jest identyczny z zawartością rejestru indeksowego
- Jeżeli zamiast liczby używany jest symbol lub wyrażenie to asembler wyliczy jego wartość w czasie asemblacji (program musi zawierać wówczas inne instrukcje, które zdefiniują symbole lub pozwolą na obliczenie wyrażeń)
- Dopuszczalne są wartości od 0 do FFh
- Wartość jest obliczana zgodnie z formułą:  
 $D = \text{wartość liczbowa} + X$   
 $X = \text{zawartość rejestru indeksowego}$   
 $D = \text{adres przeznaczenia}$
- W adresowaniu indeksowym instrukcja jest tłumaczona na dwa bajty kodu maszynowego
- Drugi bajt zawiera 8-bitową liczbę bez znaku w naturalnym kodzie dwójkowym, która jest dodawana do wartości rejestru indeksowego w trakcie wykonywania programu

# Przepływ danych w adresowaniu indeksowym



GENERAL FLOW



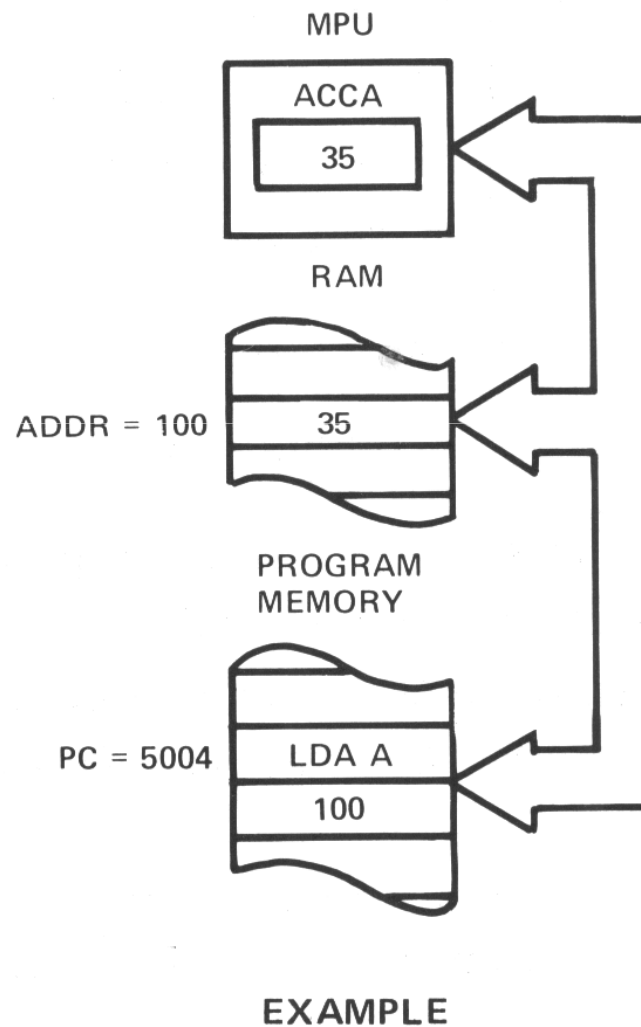
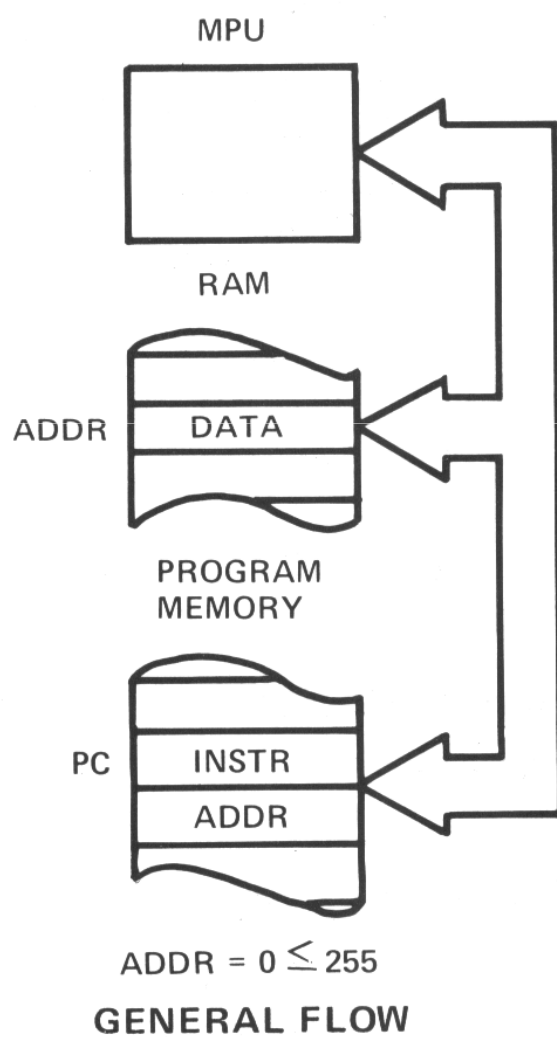
EXAMPLE



## Adresowanie bezpośrednie

- W adresowaniu bezpośrednim rozkaz jest tłumaczony przez assembler na dwa bajty kodu maszynowego
- Drugi bajt zawiera adres jako 8-bitową liczbę bez znaku, jest to adres absolutny
- Jeżeli instrukcja może być wykonana w trybie bezpośrednim gdy adres przeznaczenia jest z przedziału 0 do FFh

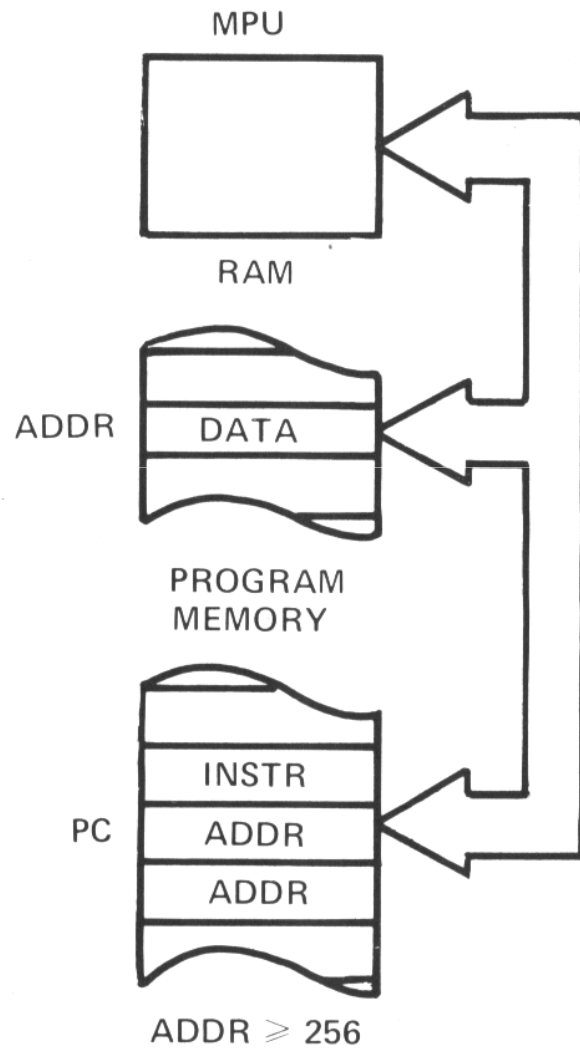
# Przepływ danych w adresowaniu bezpośrednim



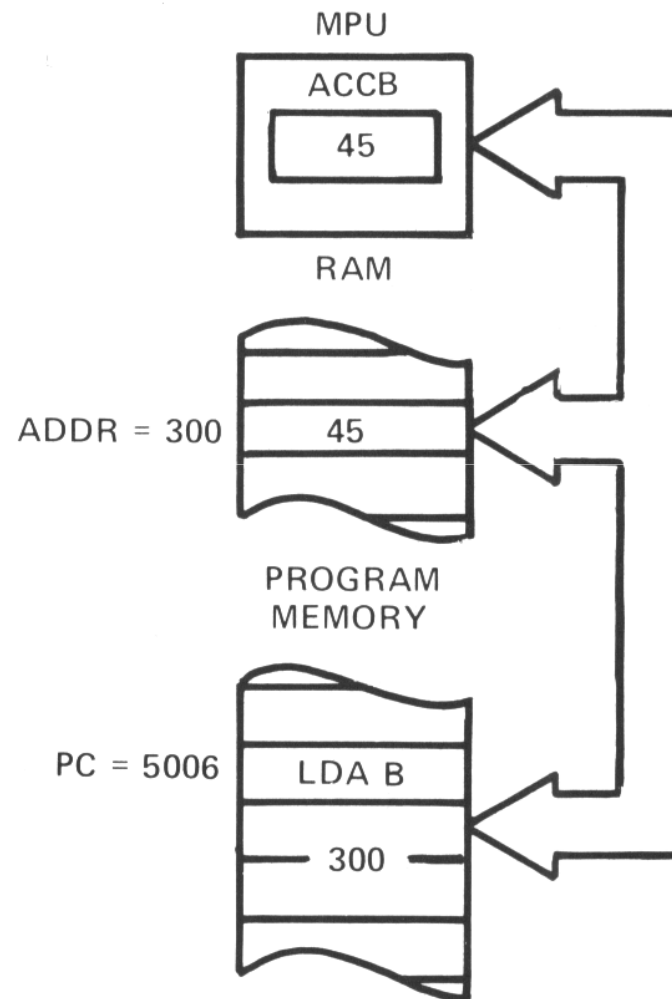
## Adresowanie bezpośrednie rozszerzone

- W adresowaniu bezpośrednim rozszerzonym rozkaz jest tłumaczony przez assembler na trzy bajty kodu maszynowego
- Drugi i trzeci bajt zawierają adres jako 8-bitowe liczby bez znaku
- Drugi bajt zawiera 8 starszych, a trzeci 8 młodszych bitów 16-bitowego adresu absolutnego
- Jeżeli instrukcja może być wykonana zarówno w bezpośrednim jak i bezpośrednim rozszerzonym wówczas assembler wybiera tryb bezpośredni jeżeli adres przeznaczenia jest z przedziału 0 do FFh lub tryb bezpośredni rozszerzony jeśli adres jest większy niż FFh

## Przepływ danych w adresowaniu bezpośrednim rozszerzonym



GENERAL FLOW



EXAMPLE