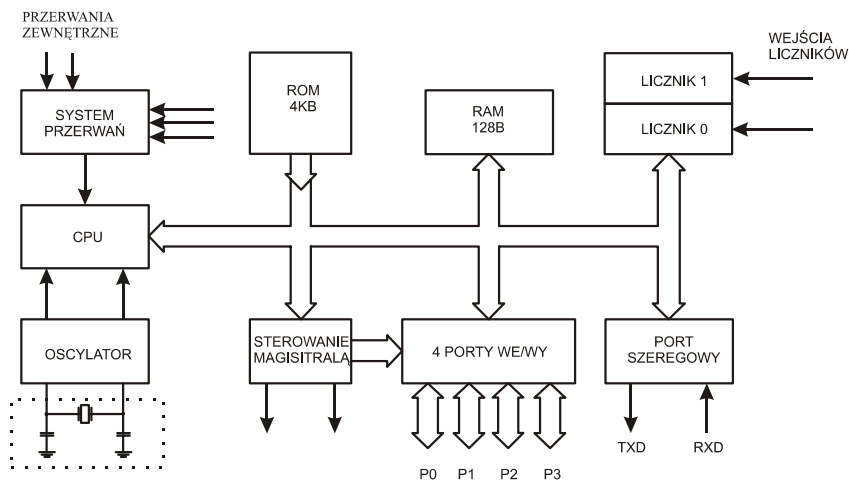


MIKROKONTROLER 8051 - wiadomości podstawowe

1. Schemat blokowy mikrokontrolera 8051



2. Struktura wewnętrznej pamięci danych mikrokontrolera Intel 8051

RAM dla użytkownika

007FH	obszar adresowany bajtowo
0030H	
002FH	obszar adresowany bitowo
0020H	
001FH	bank rejestrów nr 3
0018H	
0017H	bank rejestrów nr 2
0010H	
000FH	bank rejestrów nr 1
0008H	
0007H	R7
	bank rejestrów nr 0
0000H	R0

Obszar rejestrów specjalnych

F8H										FFH
F0H	B									F8H
E8H										EFH
E0H	ACC									E7H
D8H										DFH
D0H	PSW									D7H
C8H	T2CON	RCAP2L	RCAP2H	TL2	TH2					CFH
C0H										C7H
B8H	IP									BFH
B0H	P3									B7H
A8H	IE									AFH
A0H	P2									A7H
98H	SCON	SBUF								9FH
90H	P1									97H
88H	TCON	TMOD	TL0	TL1	TH0	TH1				8FH
80H	P0	SP	DPL	DPH						87H

↑
Adresowane bitowo

3. Wybrane rejestry specjalne:

3.1 Rejestr stanu PSW (program status word)

Rejestr adresowany bitowo.

CY	AC	F0	RS1	RS0	OV	-	P
----	----	----	-----	-----	----	---	---

- CY PSW.7 - wskaźnik przeniesienia (symbol w asemblerze C)
- AC PSW.6 - wskaźnik przeniesienia połówkowego
- F0 PSW.5 - wskaźnik ogólnego przeznaczenia do wykorzystania przez programistę
- RS1 PSW.4 - bit wyboru banku rejestrów
- RS0 PSW.3 - bit wyboru banku rejestrów
- OV PSW.2 - wskaźnik nadmiaru (dla obliczeń w kodzie BCD)
- PSW.1 - wskaźnik definiowany przez użytkownika
- P PSW.0 - wskaźnik parzystości (ustawiany sprzętowo jeżeli liczba jedynek w akumulatorze jest nieparzysta, zerowany w przeciwnym przypadku)

Wybór banku rejestrów

RS1	RS0	Bank rejestrów	Adres
0	0	0	00H-07H
0	1	1	08H-0FH
1	0	2	10H-17H
1	1	3	18H-1FH

3.2 Rejestry związane systemem przerwań

Mikrokontroler 8051 posiada 5 źródeł przerwań: 2 przerwania zewnętrzne, przerwanie od liczników T0 i T1 oraz od portu szeregowego. Wektory przerwań przypisane konkretnym źródłom przerwań są następujące:

Źródło przerwania	Znacznik przerwania	Wektor przerwania
źródło zewnętrzne nr 0	IE0	0003H
licznik T0	TF0	000BH
źródło zewnętrzne nr 1	IE1	0013H
licznik T1	TF1	001BH
port szeregowy	RI&TI	0023H

3.2.1 Rejestr aktywacji przerwania IE (Interrupt Enable Register)

Rejestr adresowany bitowo. Jeżeli dany bit jest równy zero, związane z nim przerwianie nie jest aktywne. Nadanie bitowi wartości równej 1 uaktywnia związane z nim przerwianie.

EA	-	-	ES	ET1	EX1	ET0	EX0
----	---	---	----	-----	-----	-----	-----

- EA IE.7 - globalny bit aktywacji przerwania. Jeżeli EA=0, żadne przerwianie nie zostanie przyjęte, jeżeli EA=1, aktywacja przerwania z danego źródła zależy od stanu indywidualnego bitu aktywacji przerwania tego źródła.
- ES IE.4 - indywidualny bit aktywacji przerwania z portu szeregowego
- ET1 IE.3 - indywidualny bit aktywacji przerwania z licznika T1
- EX1 IE.2 - indywidualny bit aktywacji przerwania ze źródła zewnętrznego nr 1
- ET0 IE.1 - indywidualny bit aktywacji przerwania z licznika T0
- EX0 IE.0 - indywidualny bit aktywacji przerwania ze źródła zewnętrznego nr 0

3.2.2 Rejestr priorytetów przerwania IP (Interrupt Priority Register)

W systemie przerwania mikrokontrolera 8051 przewidziano 2 poziomy priorytetu: wyższy i niższy. Jeżeli odpowiedni bit ma wartość 1, przerwania z nim związane ma priorytet wyższy, jeżeli wartość bitu wynosi 0, odpowiadające mu przerwianie ma priorytet niższy.

-	-	-	PS	PT1	PX1	PT0	PX0
---	---	---	----	-----	-----	-----	-----

- PS IP.4 - określa priorytet przerwania z portu szeregowego
- PT1 IP.3 - określa priorytet przerwania z licznika T1
- PX1 IP.2 - określa priorytet przerwania ze źródła zewnętrznego nr 1
- PT0 IP.3 - określa priorytet przerwania z licznika T0
- PX0 IP.2 - określa priorytet przerwania ze źródła zewnętrznego nr 0

Aby uniknąć konfliktu w obrębie danego poziomu, została ustalona następująca kolejność:

3.3. Rejestry związane z licznikami T0 i T1

3.3.1 Rejestr sterowania licznikami TCON (Timer/Counter Control Register)

Rejestr adresowany bitowo.

TF1	TR1	TF0	TR0	IE1	IT1	IE0	IT0
-----	-----	-----	-----	-----	-----	-----	-----

- TF1 TCON.7 - wskaźnik przerwania z licznika T1 (ustawiany i zerowany sprzętowo)
- TR1 TCON.6 - bit aktywacji licznika T1 (ustawiany/zeroany programowo, aby uruchomić/zatrzymać licznik).
- TF0 TCON.5 - wskaźnik przerwania z licznika T0 (ustawiany i zerowany sprzętowo)
- TR0 TCON.4 - bit aktywacji licznika T0 (ustawiany/zeroany programowo, aby uruchomić/zatrzymać licznik).
- IE1 TCON.3 - wskaźnik przerwania z zewnętrznego źródła nr 1 (ustawiany i zerowany sprzętowo).
- IT1 TCON.2 - bit wyboru typu przerwania z zewnętrznego źródła nr 1 (programowe ustawienie/zerowanie bitu powoduje, że przerwianie jest wywoływane przez opadające zbocze/niski poziom).
- IE0 TCON.1 - wskaźnik przerwania z zewnętrznego źródła nr 0 (ustawiany i zerowany sprzętowo).

IT0 TCON.0 - bit wyboru typu przerwania z zewnętrznego źródła nr 0 (programowe ustawienie/zerowanie bitu powoduje, że przerwianie jest wywoływane przez opadające zbocze/niski poziom).

3.3.2 Rejestr sterowania trybem pracy liczników TMOD (Timer/Counter Mode Control Register)

Rejestr nie jest adresowany bitowo.

GATE	C/T	M1	M0	GATE	C/T	M1	M0
1444442444443				1444442444443			

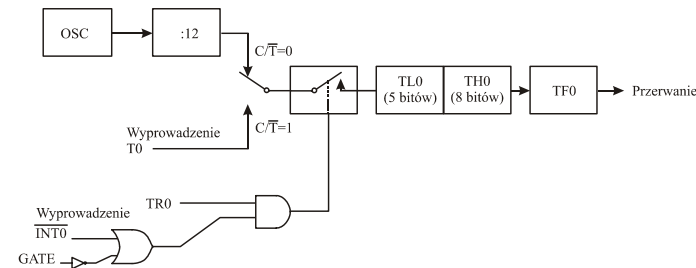
licznik T1

licznik T0

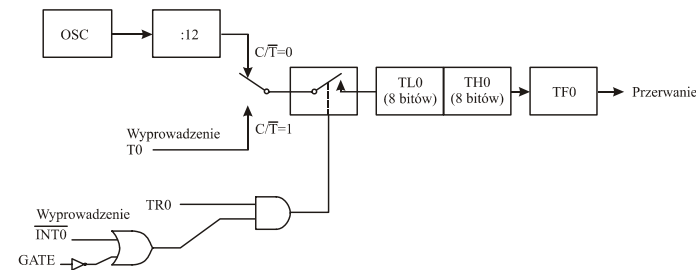
- GATE - bramkowanie licznika sygnałem zewnętrznym, jeżeli GATE=1
- C/T - wybór funkcji: C/T=1 - licznik impulsów zewn., C/T=0 - czasomierz (zlicza impulsy zegara).
- M1 - bit wyboru trybu pracy
- M0 - bit wyboru trybu pracy

M1	M0	Tryb pracy	Opis
0	0	0	13-bitowy czasomierz
0	1	1	16-bitowy czasomierz/licznik
1	0	2	8-bit. licznik/czasomierz z automatycznym przeładowaniem
1	1	3	oba rejestry licznika T0 stają się niezależnymi 8-bitowymi licznikami/czasomierzami. Licznik T1 zatrzymany.

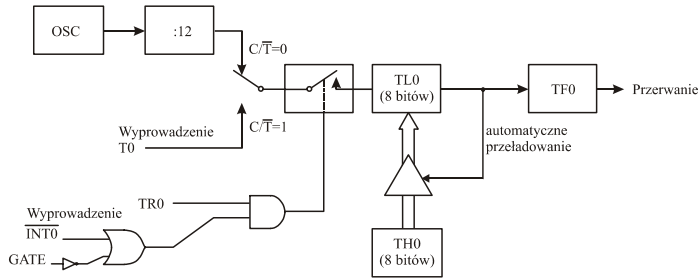
Licznik T0 w trybie 0 (licznik 13-bitowy)



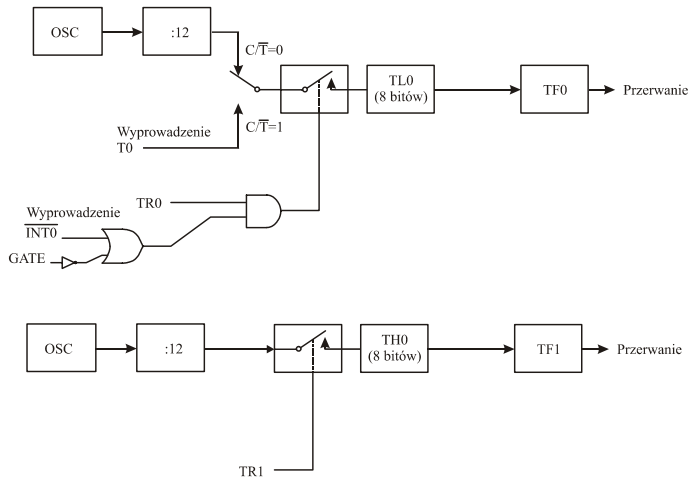
Licznik T0 w trybie 1 (licznik 16-bitowy)



Licznik T0 w trybie 2 (licznik 8-bitowy z automatycznym przeladowaniem)



Licznik T0 w trybie 3 (2 liczniki 8-bitowe)



3.4 Rejestry związane z portem szeregowym

Port szeregowy jest w pełni dwukierunkowy (full duplex). Odbiór danych jest buforowany, tzn. można rozpocząć odbiór drugiego bajtu zanim jego poprzednik zostanie odczytany z rejestru odbiornika (jeżeli jednak w momencie gdy zakończył się odbiór drugiego bajtu, poprzedni nadal nie został odczytany, jeden bajt zostanie bezpowrotnie stracony). Rejestr nadajnika i odbiornika są dostępne jako rejestr specjalny SBUF, chociaż w rzeczywistości są to dwa odrębne rejestry (zapis do SBUF powoduje załadowanie wartości do rejestru nadajnika, natomiast odczyt z SBUF to odczyt z rejestru odbiornika).

3.4.1 Rejestr SCON sterujący pracą portu szeregowego

Rejestr SCON dostępny bitowo

SM0	SM1	SM2	REN	TB8	RB8	TI	RI
-----	-----	-----	-----	-----	-----	----	----

- SCON.7 (SM0) - wybór trybu pracy portu szeregowego
- SCON.6 (SM1) - wybór trybu pracy portu szeregowego
- SCON.5 (SM2) - jeżeli SM2=1, to przerwanie związane z odebraniem znaku zgłasza się tylko wtedy, gdy RB8=1.
- SCON.4 (REN) - bit odblokowania odbioru (REN=1 odblokowuje odbiór)
- SCON.3 (TB8) - 9-ty bit danych transmitowany w trybie 2 lub 3, wartość nadawana programowo
- SCON.2 (RB8) - 9-ty bit danych odebrany w trybie 2 lub 3, albo bit stopu w trybie 0 lub 1

- SCON.1 (TI) - znacznik przerwania związanego z transmisją (zerowany programowo)
- SCON.0 (RI) - znacznik przerwania związanego z odbiorem (zerowany programowo)

SM01	SM1	Tryb pracy	Opis	Częstotliwość
0	0	0	przesył synchroniczny	$f_{osc}/12$
0	1	1	przesył asynchroniczny (8 bitów)	regulowana
1	0	2	przesył asynchroniczny (9 bitów)	$f_{osc}/32$ lub $f_{osc}/64$
1	1	3	przesył asynchroniczny (9 bitów)	regulowana

Częstotliwość w trybie 2:

$$f = \frac{2^{SMOD}}{64} \cdot f_{osc}$$

Częstotliwość w trybach 1 i 3 jest określona przez zawartość rejestru TH1:

$$f = \frac{2^{SMOD}}{32} \cdot \frac{f_{osc}}{12 \cdot [256 - (TH1)]}$$

Licznik T1 zwykle pracuje wówczas jako czasomierz w trybie 2 (licznik 8-bitowy z automatycznym przeladowaniem).

3.4.2. Rejestr PCON

Bit SMOD znajduje się w rejestrze PCON (adres 87H):

Rejestr PCON nie jest adresowany bitowo.

SMOD	-	-	-	GF1	GF0	PD	IDL
------	---	---	---	-----	-----	----	-----

- SMOD - bit podwojenia częstotliwości przesyłu danych w trybach 1, 2 i 3 portu szeregowego
- GF1 - wskaźnik (flaga) ogólnego przeznaczenia
- GF0 - wskaźnik (flaga) ogólnego przeznaczenia
- PD - bit aktywacji trybu POWER DOWN (tryb pracy z obniżonym poborem mocy)
- IDL - bit aktywacji trybu IDLE (tryb pracy z obniżonym poborem mocy)

4. Lista rozkazowa

oznaczenia:

- A - akumulator
- C - wskaźnik przeniesienia
- DPTR - wskaźnik danych, rejestr 16-bitowy
- Rn - rejestr R0-R7 z aktywnego banku rejestrów
- direct - 8-bitowy adres lokacji w wewnętrznej pamięci danych (adresowanie bezpośrednie)
- @Ri - 8-bitowa lokacja w wewnętrznej pamięci danych dostępna pośrednio poprzez zawartość rejestru R1 lub R0 (adresowanie rejestrów pośrednie)
- #n - 8-bitowa stała (adresowanie natychmiastowe)
- #nn - 16-bitowa stała (adresowanie natychmiastowe)
- bit - adres bitu dostępnego bezpośrednio (z obszaru 20H-2FH wewnętrznej pamięci danych lub z niektórych rejestrów specjalnych)
- /bit - negacja zawartości bitu o adresie "bit"
- rel - przesunięcie 8-bitowe o wartościach zawartych w przedziale <-128, 127>
- etykieta - adres 11-bitowy lub 16-bitowy

Tryby adresowania wewnętrznej pamięci danych:

a) Adresowanie bezpośrednie (możliwe dla całego obszaru) np. instrukcja:
`mov A, 32H ⇒ (A)←(32H)`

oznacza, że do akumulatora podstawiana jest zawartość komórki pamięci o adresie 32H.
 UWAGA !!! Jeżeli trzeba zastosować adresowanie bezpośrednie w stosunku do akumulatora, to występuje on jako ACC, np. instrukcje **push ACC** i **pop ACC**.

b) Adresowanie natychmiastowe, np. instrukcja:
`mov A, #32H ⇒ (A)←32H`

oznacza, że do akumulatora podstawiana jest wartość 32H.

c) Adresowanie przez nazwę rejestru, dotyczy akumulatora, rejestru DPTR oraz rejestrów R0-R7 z wybranego banku rejestrów, np. instrukcja:

`mov A, R0 ⇒ (A)←(R0)`

oznacza, że do akumulatora jest podstawiana zawartość rejestru R0

d) Adresowanie rejestrowe pośrednie (dla obszaru 0000H-007FH), np. instrukcja
`mov A, @R0 ⇒ (A)←((R0))`

oznacza, że do akumulatora wpisywana jest zawartość komórki pamięci, której adres znajduje się w rejestrze R0.

e) Adresowanie bezpośrednie bitów (dla obszaru 0020H-002FH oraz rejestrów specjalnych, adresowanych bitowo np. instrukcja:

`mov C, ACC.7 ⇒ (C)←(ACC.7)`

oznacza, że do wskaźnika przeniesienia C (PSW.7) wpisywana jest wartość najstarszego bitu akumulatora

Inne przykłady adresowania bezpośredniego bitów:

`mov TCON.5, C`
`jb 21H.3, skacz`
`jnb P1.0, pętla`

4.1 Operacje arytmetyczne

Jednym z argumentów **dwuargumentowych** operacji arytmetycznych jest **zawsze** akumulator, wynik operacji również jest umieszczony w akumulatorze.

Instrukcja	Długość (bajty)	Czas (cykle)	Opis
ADD A, Rn	1	1	Dodawanie bez przeniesienia
ADD A, direct	2	1	
ADD A, @Ri	1	1	
ADD A, #n	2	1	
ADDC A, Rn	1	1	Dodawanie z przeniesieniem
ADDC A, direct	2	1	
ADDC A, @Ri	1	1	
ADDC A, #n	2	1	
SUBB A, Rn	1	1	Odejmowanie (zawsze z pożyczką)
SUBB A, direct	2	1	
SUBB A, @Ri	1	1	
SUBB A, #n	2	1	
INC A	1	1	Inkrementacja (zwiększanie o 1)
INC Rn	1	1	
INC direct	2	1	
INC @Ri	1	1	
INC DPTR	1	2	

Instrukcja	Długość (bajty)	Czas (cykle)	Opis
DEC A	1	1	Dekrementacja (zmniejszanie o 1)
DEC Rn	1	1	
DEC direct	2	1	
DEC @Ri	1	1	
MUL AB	1	4	Mnożenie A·B (młodszy bajt wyniku w A, starszy w B)
DIV AB	1	4	Dzielenie całkowite A/B (wynik dzielenia w A, reszta dzielenia w B)
DA A	1	1	Korekcja dziesiętna (dla kodu BCD)

4.2 Operacje logiczne

Instrukcja	Długość (bajty)	Czas (cykle)	Opis
ANL A, Rn	1	1	iloczyn logiczny (wynik w pierwszym argumencie)
ANL A, direct	2	1	
ANL A, @Ri	1	1	
ANL A, #n	2	1	
ANL direct, A	2	1	
ANL direct, #n	3	2	
ORL A, Rn	1	1	suma logiczna (wynik w pierwszym argumencie)
ORL A, direct	2	1	
ORL A, @Ri	1	1	
ORL A, #n	2	1	
ORL direct, A	2	1	
ORL direct, #n	3	2	
XRL A, Rn	1	1	suma rozłączna - exclusive-or (wynik w pierwszym argumencie)
XRL A, direct	2	1	
XRL A, @Ri	1	1	
XRL A, #n	2	1	
XRL direct, A	2	1	
XRL direct, #n	3	2	
CLR A	1	1	zerowanie akumulatora
CPL A	1	1	negacja poszczególnych bitów akumulatora
RL A	1	1	rotacja akumulatora w lewo
RLC A	1	1	rotacja w lewo poprzez bit przeniesienia
RR A	1	1	rotacja akumulatora w prawo
RRC A	1	1	rotacja w prawo poprzez bit przeniesienia
SWAP A	1	1	zamiana połówek akumulatora

4.3 Przesłania danych

Instrukcja	Długość (bajty)	Czas (cykle)	Opis
MOV A, Rn	1	1	przesłanie w obrębie wewnętrznej pamięci danych (pierwszy argument jest celem, drugi źródłem)
MOV A, direct	2	1	
MOV A,@Ri	1	1	
MOV A,#n	2	1	
MOV Rn, A	1	1	
MOV Rn, direct	2	2	
MOV Rn, #n	2	1	
MOV direct, A	2	1	
MOV direct, Rn	2	2	
MOV direct, direct	3	2	
MOV direct, @Ri	2	2	
MOV direct, #n	3	2	
MOV @Ri, A	1	1	
MOV @Ri, direct	2	2	
MOV @Ri, #n	2	1	
MOV DPTR, #nn	3	2	
MOVC A, @A+DPTR	1	2	przesłania pomiędzy pamięcią programu i akumulatorem
MOVC A, @A+PC	1	2	
MOVX A, @DPTR	1	2	przesłania z /do zewnętrznej pamięci danych
MOVX A, @Ri	1	2	
MOVX @DPTR, A	1	2	
MOVX @Ri, A	1	2	
PUSH direct	2	2	położenie na stos zdjęcie ze stosu
POP direct	2	2	
XCH A,Rn	1	1	wymiana zawartości między rejestrami
XCH A,direct	2	1	
XCH A,@Ri	1	1	
XCHD A, @Ri	1	1	wymiana młodszej cyfry

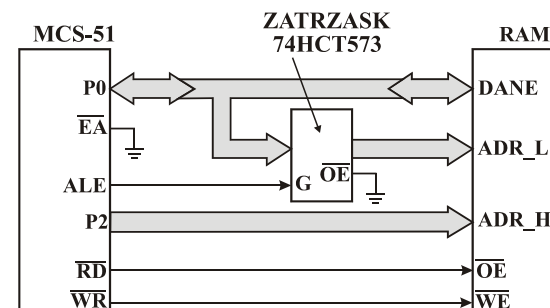
4.4 Operacje na bitach

Instrukcja	Długość (bajty)	Czas (cykle)	Opis
CLR C	1	1	zerowanie wskaźnika przeniesienia C
CLR bit	2	1	zerowanie bitu
SETB C	1	1	ustawianie wskaźnika przeniesienia C
SETB bit	2	1	ustawianie bitu
CPL C	1	1	negacja wskaźnika przeniesienia C
CPL bit	2	1	negacja bitu
ANL C,bit	2	2	iloczyn logiczny
ANL C, /bit	2	2	
ORL C,bit	2	2	suma logiczna
ORL C, /bit	2	2	
MOV C, bit	2	1	przesłanie
MOV bit, C	2	2	
JC rel	2	2	skacz, jeżeli C=1
JNC rel	2	2	skacz, jeżeli C=0
JB bit, rel	3	2	skacz, jeżeli bit=1
JNB bit, rel	3	2	skacz, jeżeli bit=0
JBC bit, rel	3	2	skacz, jeżeli bit=1 i wyzeruj bit

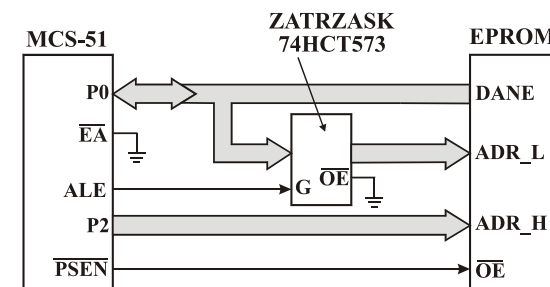
4.5 Skoki w programie

Instrukcja	Długość (bajty)	Czas (cykle)	Opis
^{*)} CALL etykieta	-	-	wywołanie procedury etykieta
RET	1	2	powrót z procedury
RETI	1	2	powrót z procedury obsługi przerwania
^{*)} JMP etykieta	-	-	skok bezwarunkowy
JZ rel	2	2	skok warunkowy, jeżeli A=0
JNZ rel	2	2	skok warunkowy, jeżeli A≠0
CJNE A, direct, rel	3	2	porównaj dwa pierwsze argumenty i skacz jeżeli nie są sobie równe
CJNE A, #n, rel	3	2	
CJNE Rn, #n, rel	3	2	
CJNE @Ri, #n, rel	3	2	
DJNZ Rn, rel	2	2	zdekrementuj pierwszy argument i skacz, jeżeli wynik różny od zera
DJNZ direct, rel	3	2	
NOP	1	1	nic nie rób

5. Komunikacja z zewnętrzną pamięcią danych

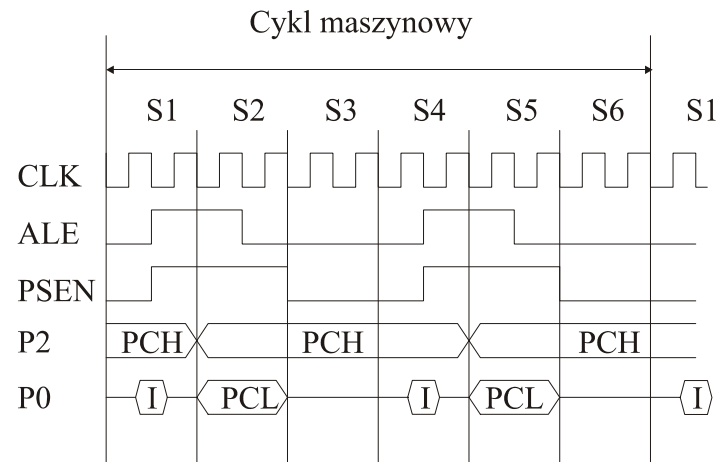


6. Komunikacja z zewnętrzną pamięcią programu



^{*)} W rzeczywistości istnieje więcej wariantów tej instrukcji. W zależności od sytuacji assembler przetłumaczy formę podaną w tabeli na odpowiedni wariant.

ODCZYT Z ZEWNĘTRZNEJ PAMIĘCI PROGRAMU



PCH - starszy bajt licznika rozkazów
PCL - młodszy bajt licznika rozkazów
I - instrukcja